



# NOUVEAUTÉS

## OrCAD V17.2 - 2016

La miniaturisation et les fonctionnalités accrues continueront à accroître la demande de dispositifs toujours plus petits. Les nouvelles fonctionnalités d'OrCAD V17.2 - 2016 répondent à ces défis, d'une part par la mise en œuvre de technologies encore plus créatives capables de répondre aux exigences les plus pointues pour la conception de circuits Flex et Flex-rigides, et d'autre part par, par l'ajout de nouvelles technologies aux outils de simulation et d'analyse de signaux mixtes complexes spécifiques aux dispositifs mobiles et portables (IoT).

# Les compléments OrCAD

## ORCAD Component Information Portal

Le compagnon idéal d'OrCAD CIS. Depuis les paramètres propres aux composants en passant par l'état de conformité RoHS, la mise en relation avec les distributeurs offre la possibilité d'accéder aux informations sur des millions de composants commercialisés par des centaines de fabricants.

## OrCAD Library Builder

OrCAD Library Builder permet, à partir de datasheets au format PDF, la création automatique et instantanée de symboles de saisie de schémas et d'empreintes PCB conformes au standard IPC-7351. Une liste exhaustive de boîtiers est disponible, parmi lesquels BGA, CHIP, CHIPARRAY, DIP, LCC, LGA, PLCC, QFN, QFP, SOJ et SOP

## OrCAD PCB Productivity Toolbox

Véritable boîte à outils dédiée aux PCB, OrCAD PCB Productivity Toolbox a pour but de rationaliser les tâches les plus fastidieuses et améliorer ainsi la conception des PCB les plus complexes. Parfaitement intégré au menu d'OrCAD PCB Editor, OrCAD PCB Productivity Toolbox n'impacte aucunement les habitudes des concepteurs, tout en offrant une palette d'utilitaires appréciables et puissants.

## OrCAD Panel Editor

OrCAD Panel Editor est l'outil idéal pour optimiser la mise en plan de circuits imprimés, il permet de panéliser automatiquement les circuits, de rajouter des coupons de tests, des mires de centrage, des trous de positionnement et des commentaires.

## OrCAD Documentation Editor

La documentation des PCB est un élément essentiel de la chaîne de conception, dans la mesure où elle définit les spécifications relatives au mode de fabrication d'un produit électronique. OrCAD Documentation Editor résout les problèmes spécifiques à la documentation des PCB en supprimant les obstacles et en rationalisant le cycle documentaire.

## OrCAD Engineering Data Management

OrCAD Engineering Data Management est un outil de gestion de projet collaboratif particulièrement efficace, il fournit un environnement de collaboration et de gestion complète pour les utilisateurs OrCAD Capture. Des rapports automatiques permettront au responsable d'équipe de suivre au jour le jour l'avancement des projets, la charge des équipes, les temps consommés, administrer et attribuer des pages de schémas à son équipe d'ingénierie à travers un seul et unique emplacement centralisé, et enfin de contrôler les droits d'accès pour chaque partie du projet



# NOUVEAUTÉS

## OrCAD Capture V17.2 - 2016

Artedas France vous présente les nouveautés d'OrCAD Capture V17.2-2016

### Nouveautés OrCAD Capture V17.2 - 2016

- Visualisation de différences entre schémas.
- Annotation avancée.
- Réglages étendus des Preferences.
- Browser des schémas de démonstration.
- XML, PDF et ISCF.
- Import : Altium Designer et CadSoft Eagle.

## ● Visualisation des différences entre schémas :

Le menu Tools → Compare Designs vous permettra d'analyser les différences entre deux schémas, dossiers schémas et pages.

The **Design Difference** dialog box allows comparing two designs. It includes fields for Design 1 and Design 2 (both pointing to D:\Cadence\SPB\_17.2\tools\), Schematic (<All>), and Page (<All>). The Output section is configured with HTML Type: Lightweight (Cadence hierarchy dependent), HTML Path: D:/Temp/, HTML Base File Name: bcd\_vs\_bench\_allegro, and Open With: Google Chrome(Recommended).

The **Design Difference Summary** window shows the results of the comparison. It has two tabs: **Logical Differences** and **All Differences**. The **All Differences** tab is active, showing a table of differences:

Object	Number of Differences
Schematic	1
Page	1
Components(Logical Differences)	0
Components(All Differences On Matching Pages Only)	1
Pin Net Connectivity	0
FlatNet	0
Wire	4
OffPage	0
Hierarchical Port	0
TitleBlock	1

Buttons for **Compare** and **Cancel** are visible in the Design Difference dialog.

En cliquant sur le bouton Compare, la fenêtre de Design Difference Summary affichera toutes les différences tant au niveau graphique que logique.

The screenshot shows two schematic diagrams side-by-side. The left window, titled **01\_Design\_Org.dsn**, shows a schematic with two AND gates. The right window, titled **03\_Design\_ModifiedGraphics.dsn**, shows the same schematic but with a different layout and a highlighted AND gate.

Below the diagrams is a detailed table of differences:

S.No.	01_DESIGN_ORG.DSN	03_DESIGN_MODIFIEDGRAPHICS.DSN	Information
1	Schematic Difference		Number of differences: 1
1-1	Page Difference		Number of differences: 1
1-1-1	Components Difference		Number of differences: 1
1-1-1-1	Property Difference		Property Difference(2)
1-1-1-2	Property Difference		Number of differences: 2
1-1-1-1-1	Location X-Coordinate	470	670
1-1-1-1-2	Location Y-Coordinate	110	60

## ● Annotation avancée :

Avec ce nouvel outil il est possible d'annoter un schéma avec des rangs de numérotation différents par page, par dossier schéma ou alors annoter globalement mais aussi en fonction d'une propriété.

Par dossier schéma, page, design...

Par propriété ...

## ● Réglages étendus des Préférences:

Les options TCL ont été placées dans les Options

## ● Schémas de démonstration :

En utilisant le menu **File**→**Open**→**Demo designs**, une fenêtre contenant tous les projets de démonstration en fonction des produits pourront être ouverts et utilisés simplement.

Name	Capture	CIS	PSPice	PSPiceAA	Allegro	Lite	Info
3-to-8 line decoder	Y	N	Y	N	Y	Y	?
8-bit Analog to Digital converter	Y	N	Y	N	N	Y	?
8-bit BCD counter using Actel devices	Y	N	N	N	N	Y	?
8-bit BCD counter using Altera devices	Y	N	N	N	N	Y	?
8-bit BCD counter using Xilinx devices	Y	N	N	N	N	Y	?
8-bit Digital to Analog converter	Y	N	Y	N	N	Y	?
80C51 Board Schematic	Y	N	N	N	N	Y	?
AC Analysis of RC circuit	Y	N	Y	N	N	Y	?
ADC parameterizing circuit	Y	N	Y	N	N	Y	?
Amplitude and Balanced Modulation	Y	N	Y	N	N	Y	?
Analyzing Amplifier's Settling time	Y	N	Y	N	N	N	?
BJT as a switch	Y	N	Y	N	N	Y	?
BJT common base configuration circuit	Y	N	Y	N	N	Y	?

## ● Importation/exportation de données

### ■ PDF Export :

Les convertisseurs Postscript→PDF comme Ghostscript® ou Adobe Acrobat Distiller® installés, la création d'un PDF à partir du menu **File**→**Export** vous permettra d'exporter un fichier PDF contenant votre schéma et/ou un PDF des propriétés avec un cross probing entre les deux.

Le PDF exporté affiche :

- La hiérarchie du schéma avec descente dans les blocs
- Des listes des références, des broches et des nets
- Les propriétés des objets par simple clic.

The image shows a screenshot of the OrCAD Capture V17.2 interface. On the left, a schematic diagram is visible with a context menu open over a component labeled 'WAIT'. The menu options include: IREF=Vers page5C.2du projet, Name=WAIT, Source Library=C:\FORMATION\CAPTURE\LOGICTRAINING.OLB, Source Symbol=OFFPAGELEFT-R, Go To OffPage, Page2:WAIT (ID=1030545), and Cross Probe. On the right, the 'Signets' window displays a design hierarchy: Design Hierarchy, Root [Schema global], and Page1. In the foreground, the 'ISCF Export' dialog box is open, showing fields for Input Design, Output File, and Log File. Below these are two expandable property lists: 'Part Property' (Value, ID, Name, PCB Footprint, Part Number) and 'Pin Property' (Number, Name, Type). A 'Ground Net' field is set to 'GND,GND\_EARTH,0,0V'. The dialog has 'Ok', 'Cancel', and 'Help' buttons.

Export :

Cet export contiendra les propriétés des parts, pin et nets de type ground au format Intel Schematic Export Format.

Il est possible d'éditer les listes des propriétés à exporter qui seront conservées dans le fichier Capture.ini :

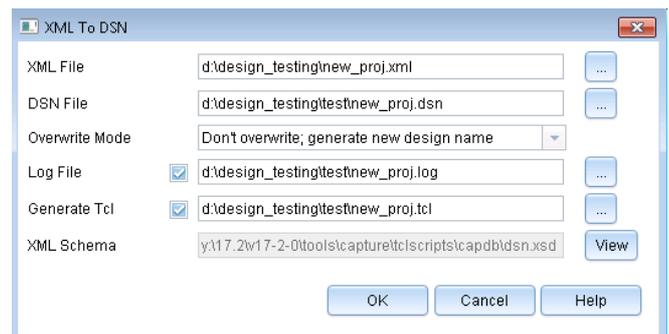
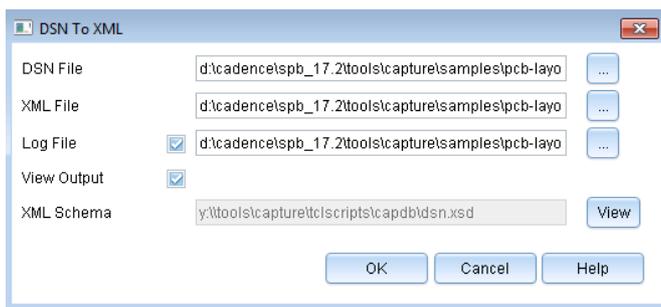
```
ISCFPartProps=Value,ID,Name,PCB Footprint,Part Number  
ISCFPinProps=Number,Name,Type  
ISCFGroundNames=GND,GND_EARTH,0,0V
```

### ■ Export/Import XML :

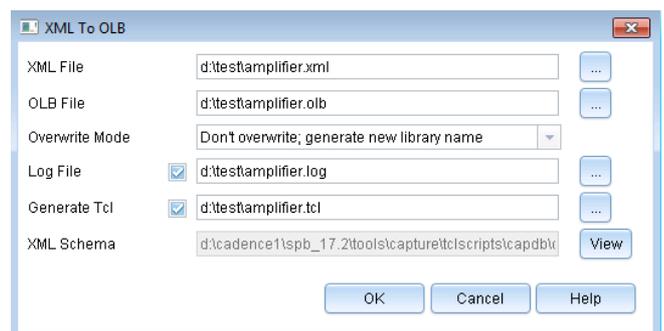
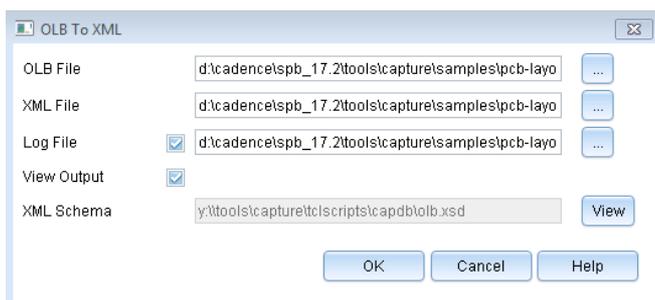
Les fichiers de bibliothèques et schémas peuvent être exportés/importés en utilisant le menu File→Export→Design/Library XML et File→Import→Design/Library XML.

Un script TCL peut être écrit pendant le processus d'import des .olb et .dsn,.

### Export/Import de schéma



### Export/Import de bibliothèque



## ● Import de schémas:

### ■ Altium Designer :

Le menu **File**→**Import**→**Altium Schematic Translator** vous permettra d'importer un schéma Altium sauvé au format Ascii .schDoc.



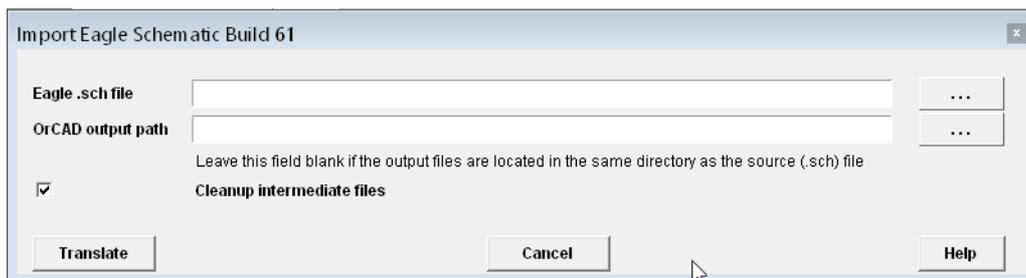
Le schéma Altium doit être embarqué dans projet PCB (.prjPCB) qui gère les données du projet pour la fabrication.

### ■ CadSoft Eagle :

La version contemporaine d'Eagle sauve le schéma au format XML, le fichier .sch suffira donc à l'import dans Capture.

La passerelle sera intégrée dans un QIR-17.2 à venir

En attendant, Artedas a le plaisir de vous offrir cette passerelle qui s'installe sur les versions 16.6 et 17.2. Après installation, la commande est disponible dans le menu **File**→**Import**→**Eagle Schematic Translator**.



■ **Eagle:**

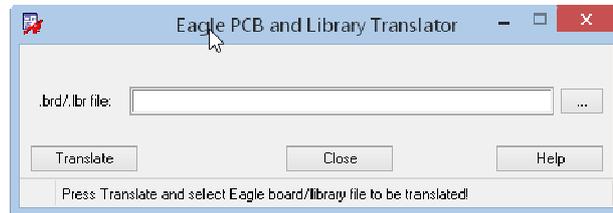
Il est désormais possible d'importer une carte ou une bibliothèque d'empreintes Eagle avec le menu:

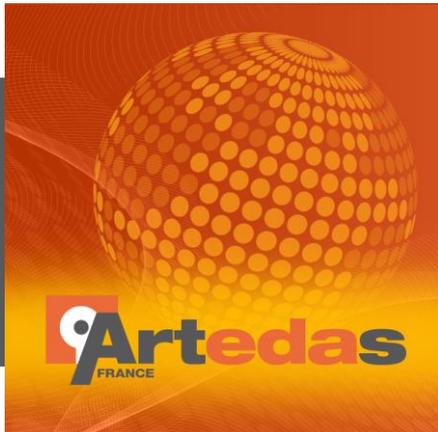
- Pour Allegro PCB Editor:

**File→Import→CAD Translator→Eagle PCB or Library.**

- Pour OrCAD PCB Editor :

**Import→Translators→ Eagle PCB or Library.**





# NOUVEAUTÉS

## OrCAD & Allegro PCB Editor

### V17.2 - 2016

Artedas France vous présente les nouveautés de PCB Editor V16.6.

#### Nouveautés PCB Editor V17.2 - 2016

- 64 bits.
- Pad Designer.
- Cross section.
- Conception Flex-Rigid.
- Interface graphique.
- BackDrill.
- Contour de carte.
- Constraint Manager.
- Détection d'angles (DFM).
- Fonctionnalités d'Allegro descendues dans OrCAD Pro.
- Import Altium, Eagle.
- ....

Les nouveautés des produits sont aussi accessibles par l'intermédiaire du menu **Help**→**What's New**.

## ● Base de données et système d'exploitation :

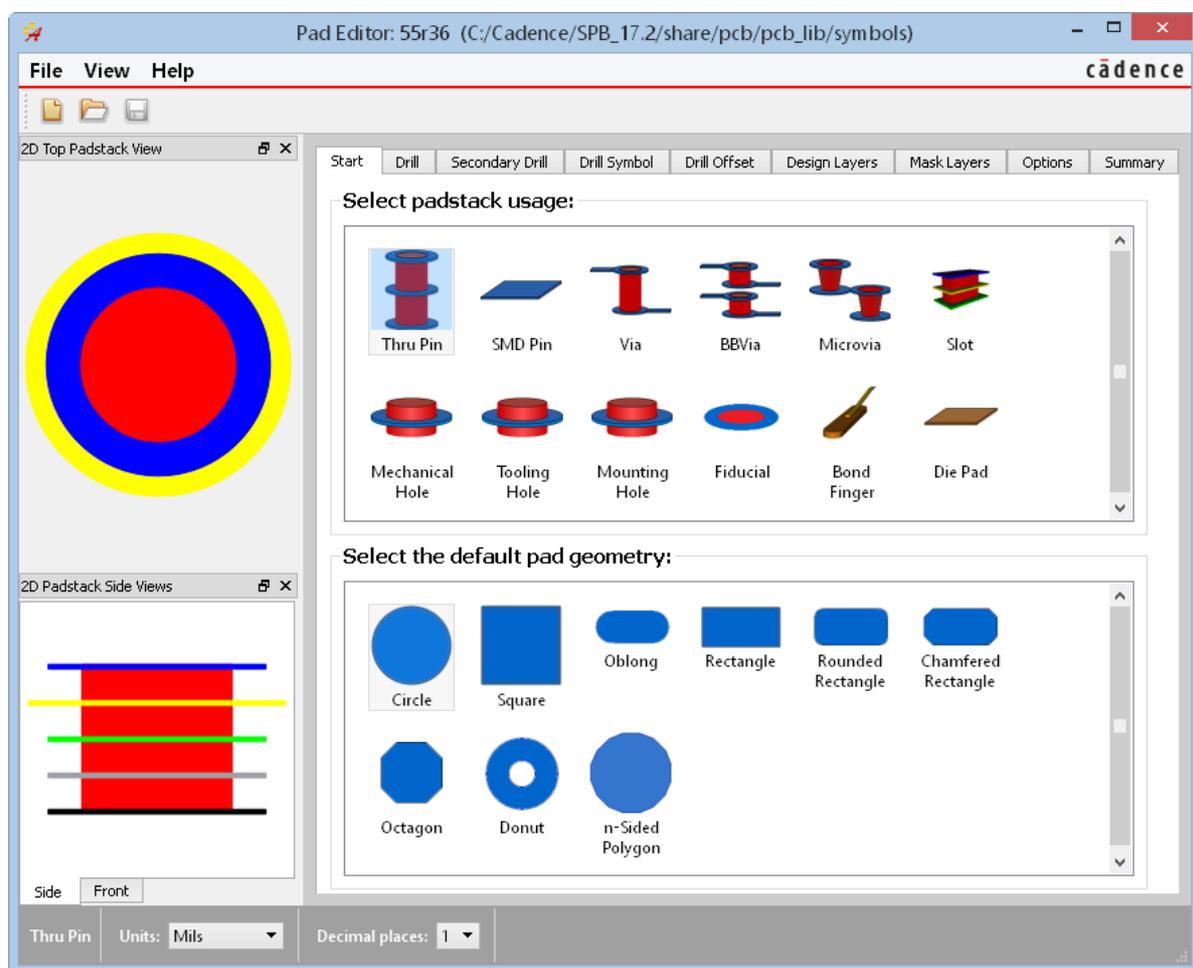
- La base de données de PCB Editor est écrite en 64 bits.
- Les systèmes d'exploitation supportés sont :
  - Windows 7,8,10.
  - Linux RHEL 5.10, 6.5, 7.1, SUSE11 (SP2,SP3).

## ● OrCAD PCB et Allegro PCB Editor :

### ■ Pad Designer

- Nouvelle interface graphique:

L'interface a été complètement revue et est présentée avec des onglets contenant les fonctionnalités des pads. Celles-ci dépendent du type de pad, si une pastille SMD est en cours de réalisation l'onglet Secondary Drill est inaccessible. De même lorsqu'un Fiducial est en cours de création, les onglets de drill sont désactivés.



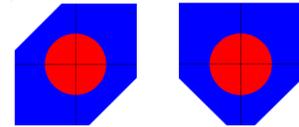
- Nouvelles géométries :

Ces exemples n'illustrent qu'une partie des possibilités. Ces nouvelles figures sont supportées par l'IPC2581.

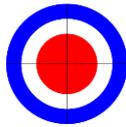
- ▶ Rounded Rectangle avec rayon et coins paramétrables.



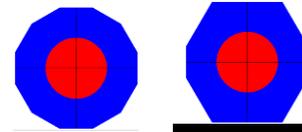
- ▶ Chamfered Rectangle avec chanfrein et coins paramétrables.



- ▶ Donut



- ▶ n-Sided Polygon avec nombre de faces paramétrables.



- Nouveaux principes de perçage :

- ▶ Le **Square Hole Type** est supporté pour les usinages à l'emporte-pièce ou les microvias.



- ▶ Le **Drill Tool Size** définit la taille de l'outil avant métallisation, la valeur entrée n'est pas influencée par l'unité de conception et est seulement reportée dans le tableau de perçage. De plus ce champ est parfaitement libre.

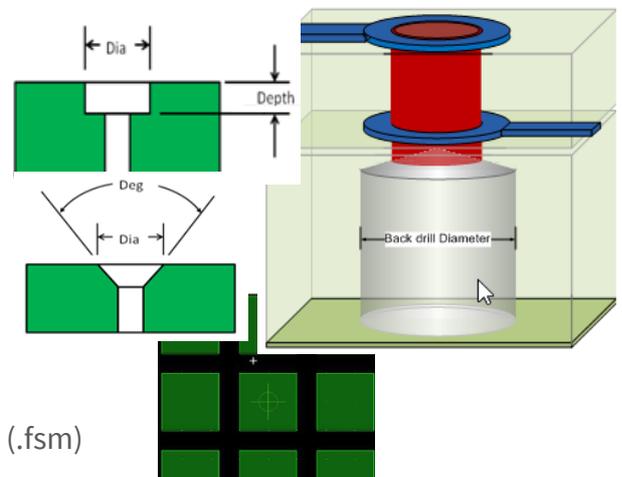
Drill tool size: 45 Gas

ALL UNITS ARE IN M	
FINISHED_SIZE	TOOL_SIZE
14.0	-
38.0	45 Gas

- ▶ Le champ **Finished Diameter/Finish Size** remplace le Drill Size utilisé dans les versions précédentes et est exploité dans le fichier de perçage.

Finished diameter: 38.00

- ▶ Le **Slot Tolerance** peut être défini en X et Y.
- ▶ Le **Secondary Drill** est apporté aux pads qui embarquent maintenant les champs de diamètre et symbole de perçage du **BackDrill** mais aussi deux nouvelles définitions d'usinage comme **Counter Bore** et **Counter Sink**.



- Nouvelles règles des pastilles :

- ▶ **Shape multiple** sur géométries des couches de masques, ce masque doit être créé en mode flash (.fsm)

- ▶ Notion de **Keepout** embarquée dans la pastille.

Select pad to change

Layer Name	Regular Pad	Thermal Pad	Anti Pad	Keep Out
BEGIN LAYER	Circle 52	Circle 66	Circle 66	Circle 60

- ▶ Options **Lock layer span** pour les **BBvias** et **Suppress Unconnected internal pad; legacy artwork** toujours pour supprimer les pastilles dynamiquement voire à la création des gerbers.

## ■ Cross Section

La fenêtre de Cross Section a complètement été revue afin de pouvoir supporter la conception de Flex et certains attributs qui rendent la construction et l'utilisation beaucoup plus précise et efficace.

Chacune des colonnes présentes dans un Stackup est affichée en compressé par défaut et peut être développée par simple **double-clic** ou **clic-droit** → Show More.

Physical >>		Physical <<					
Layer ID	Material	Layer ID	Material	Negative Artwork	No Fillet	Unused Pin Suppression	Unused Via Suppression
	Soldermask		Soldermask				
1	Copper	1	Copper	<input type="checkbox"/>			
	Fr-4		Fr-4				
2	Copper	2	Copper	<input type="checkbox"/>		<input type="checkbox"/>	<input type="checkbox"/>
	Polyimide R...		Polyimide R...				
3	Copper	3	Copper	<input type="checkbox"/>		<input type="checkbox"/>	<input type="checkbox"/>
	Polyimide Fi...		Polyimide Fi...				
4	Copper	4	Copper	<input type="checkbox"/>		<input type="checkbox"/>	<input type="checkbox"/>
	Polyimide R...		Polyimide R...				
5	Copper	5	Copper	<input type="checkbox"/>		<input type="checkbox"/>	<input type="checkbox"/>
	Fr-4		Fr-4				
6	Copper	6	Copper	<input type="checkbox"/>			
	Soldermask		Soldermask				

Le Cross Section possède maintenant des menus qui permettent d'importer et exporter des stackups au format IP2581 (.xml) et fichiers technologiques (.tcfx) mais aussi d'éditer l'ordre des stackups et des masques mais encore un fichier Site contenant les matériaux Flex.

5 onglets dans le bas de la fenêtre permettent de contrôler:

► **Info** : les informations générales de l'empilage.

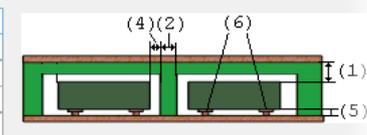
Info	Lock	Embedded Layers Setup
Total thickness:	48.2 mil	
Total thickness without masks:	36.2 mil	
Layers:	14	
Conductor:	6	
Plane:	0	
Mask:	8	

► **Lock** : bloquer l'ajout de couches et/ou l'édition de valeurs.

Info	Lock	Embedded
<input type="checkbox"/> Lock	<input type="checkbox"/> Add Layers	<input type="checkbox"/> Values change

► **Embedded Layer Setup (Allegro option Miniaturization)** : Pour le paramétrage des composants enterrés.

Info	Lock	Embedded Layers Setup	Unused Pads Suppression	Refresh Materials
1. Package height buffer				
2. Minimum cavity gap for merging				
3. Placebound to via keepout expansion				
4. Package to cavity spacing				
5. Via connect height				
6. Default: via connect padstack				
7. Cavity to route keepout expansion				

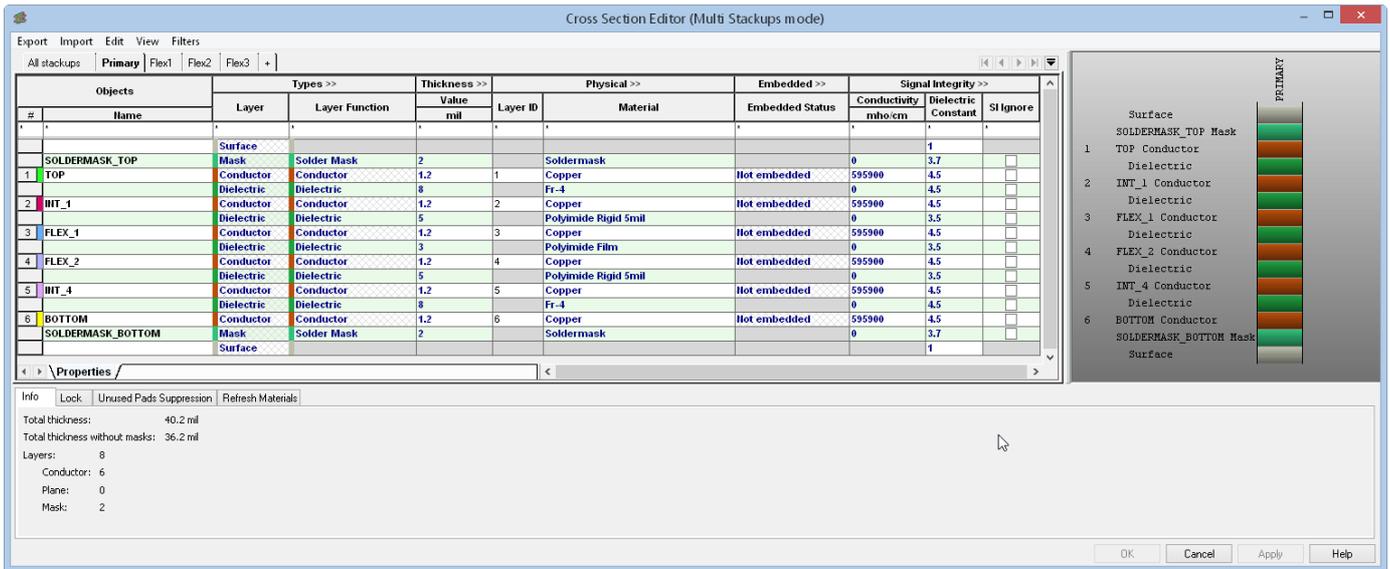


► **Unused Pad Suppression** : Activation de la suppression dynamique des vias et pads et affichage des perçages résultants.

Info	Lock	Embedded Layers Setup	Unused Pads Suppression
<input type="checkbox"/> Dynamic unused pads suppression			
<input type="checkbox"/> Display padless holes			

► **Refresh Materials** : Permet de rappeler les valeurs sélectionnées des matériaux et attributs contenus dans le fichier de matériels. (materials.dat)

Info	Lock	Embedded Layers Setup	Unused Pads Suppression	Refresh Materials
<input type="checkbox"/> All Values				
<input type="checkbox"/> Electrical Conductivity				
<input type="checkbox"/> Dielectric Constant				
<input type="checkbox"/> Loss Tangent				
<input type="checkbox"/> Material Thickness				
<input type="checkbox"/> Frequency Dependent File				
				Refresh Materials

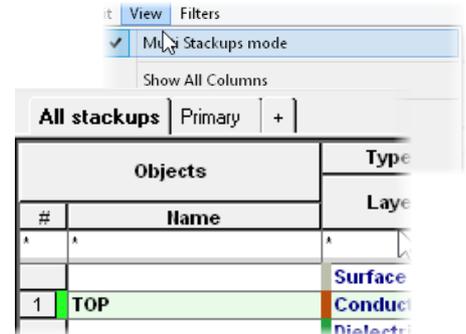


### ■ Flex Design (OrCAD Pro et Allegro):

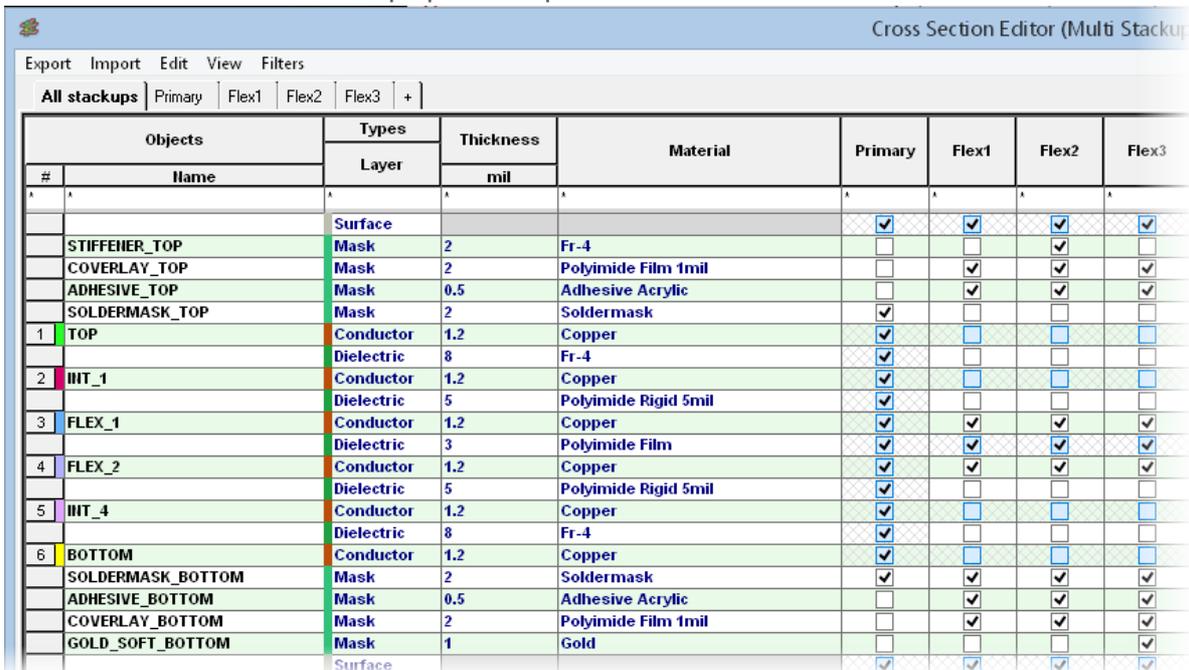
Lors de la première ouverture du Cross Section, seul un onglet Primary apparaît, il suffira d'activer le Multi-Stackup Mode à l'aide du menu View.

Apparaîtront alors l'onglet **Primary** et + ainsi qu'une colonne **Add Stackup**.

Les stackups des flexs et cartes seront ajoutées à l'aide de l'onglet + ou la colonne **Add Stackup**.



Puis les couches constituant les différents empilages seront ajoutées dans l'onglet All Stackup seront activées dans les stackups pour lesquels elles seront destinées.



Les nouvelles class **Rigid Flex** et **Surface finishes** comportent les layers suivantes :

**Class: Rigid-Flex**

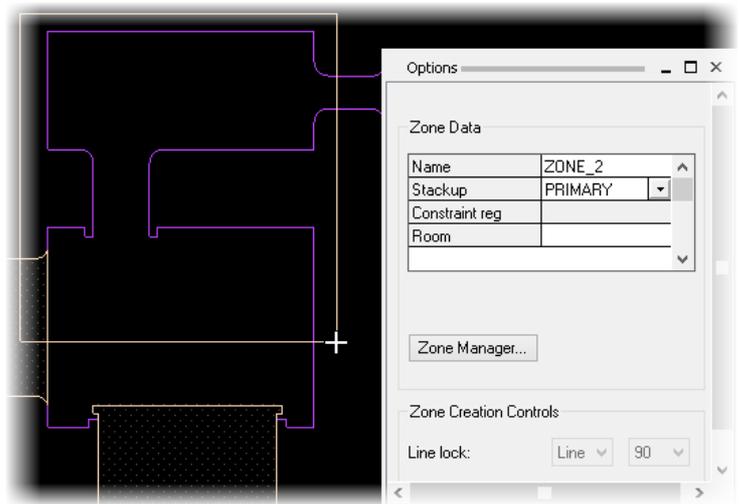
- Bend\_Area
- Bend\_Line
- Coverlay\_Bottom
- Coverlay\_Top
- Emi\_Shield\_Bottom
- Emi\_Shield\_Top
- Stiffener\_Metal\_Bottom
- Stiffener\_Metal\_Top
- Stiffener\_Bottom
- Stiffener\_Top
- Transition\_Zone
- Zone\_Outline

**Class: Surface Finishes**

- Carbon\_Bottom
- Carbon\_Top
- Enepig\_Bottom
- Enepig\_Top
- Enig\_Bottom
- Enig\_Top
- Gold\_Hard\_Bottom
- Gold\_Hard\_Top
- Gold\_Soft\_Bottom
- Gold\_Soft\_Top
- Immersion\_Silver\_Bottom
- Immersion\_Silver\_Top
- Osp\_Bottom
- Osp\_Top
- Silver\_Ink\_Bottom
- Silver\_Ink\_Top
- Tin\_Plate\_Bottom
- Tin\_Plate\_Top

- Gestion des zones des stackups: (OrCAD Pro et Allegro):

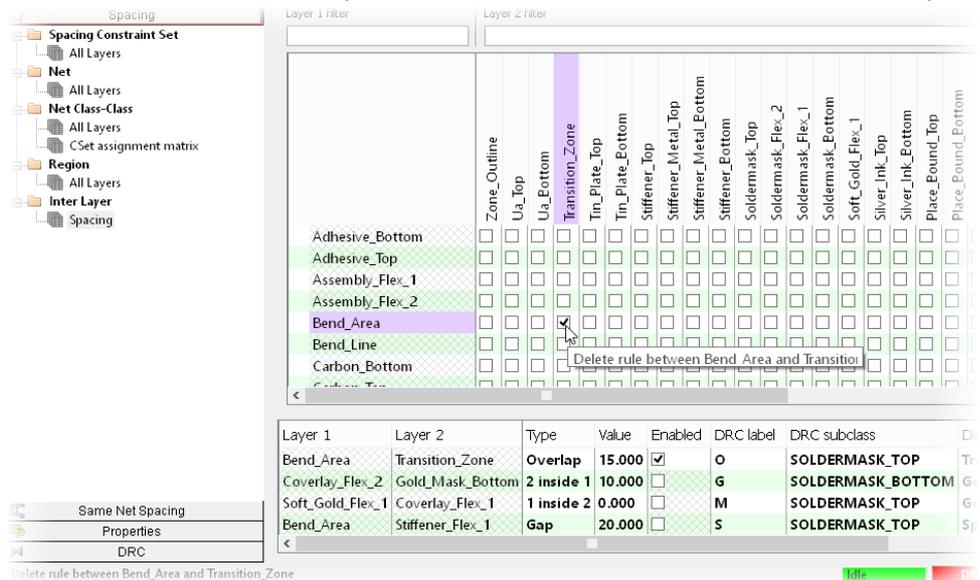
Les particularités des flex et rigides amènent l'obligation d'affecter un stackup à une zone pour pouvoir gérer les différences d'empilages et les zones de transition entre stackups.



- Intermediate Layer Check (OrCAD Pro et Allegro)

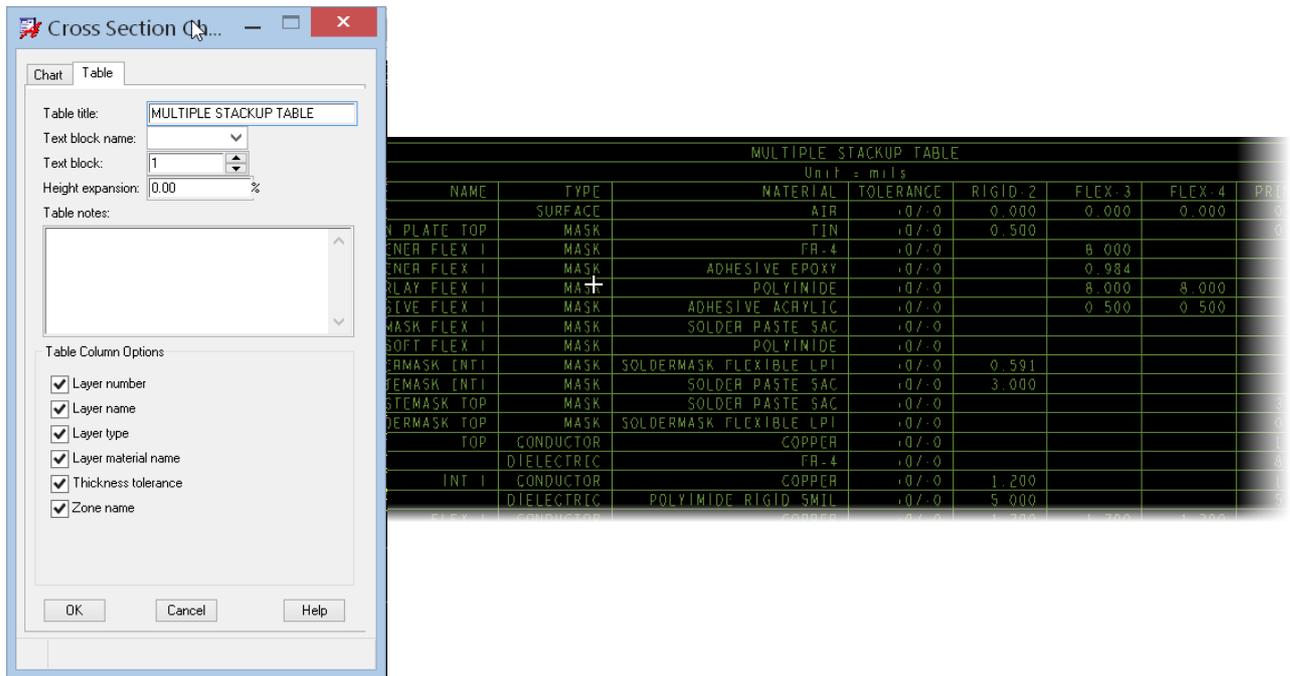
Cette fonctionnalité permet de vérifier les géométries entre deux Class/SubClass différentes. En effet, l'utilisation de flex combinée avec une partie rigide impose des zones de pliage, raidisseurs et autres qui demandent des isolations ou recouvrements de matériels etc.... Tous ces types d'objets représentés sur des couches différentes imposent des vérifications entre ces couches que l'on trouvera dans le

Constraint Manager:



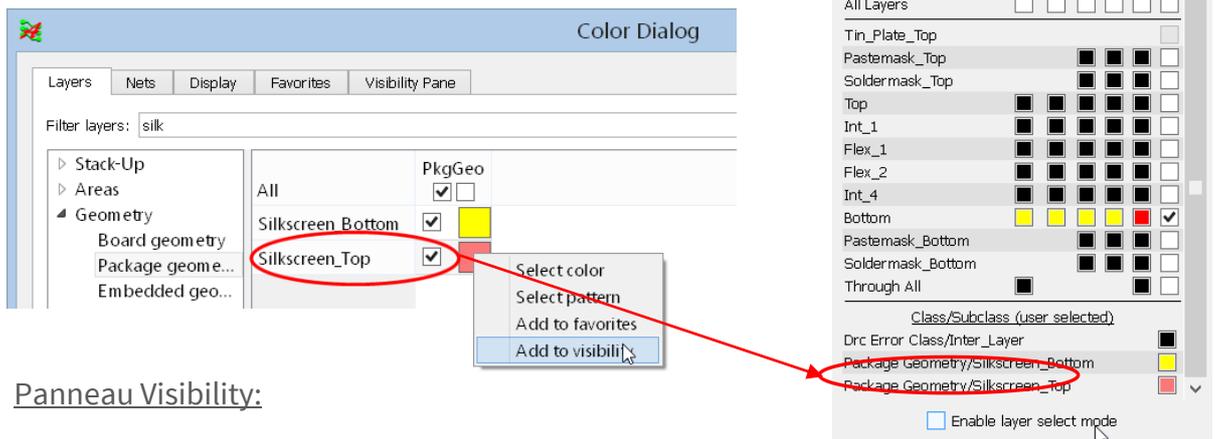
- Tableau Multiple Stackup

La conception de cartes multi-stackup apportant des niveaux de couches hétérogènes, le Cross Section Chart a évolué en ce sens et permet de créer une table reprenant les empilages par zone.



- Contrôles de couleur et visibilité.

La fenêtre Color192 et Visibility adoptent une nouvelle présentation et apporte de nouvelles fonctionnalités telles qu'un filtre, les favoris ou le découpage des principales fonctionnalités dans leur propre onglet. De plus, il est désormais possible de glisser les class/Subclasses que l'on souhaite dans le panneau de contrôle Visibility.

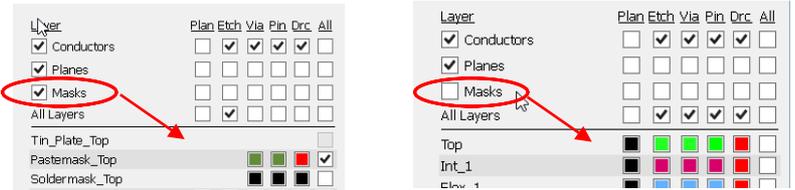


- Panneau Visibility:

La visibilité globale peut être affectée directement dans le panneau Visibility avec les boutons On/Off/Last.

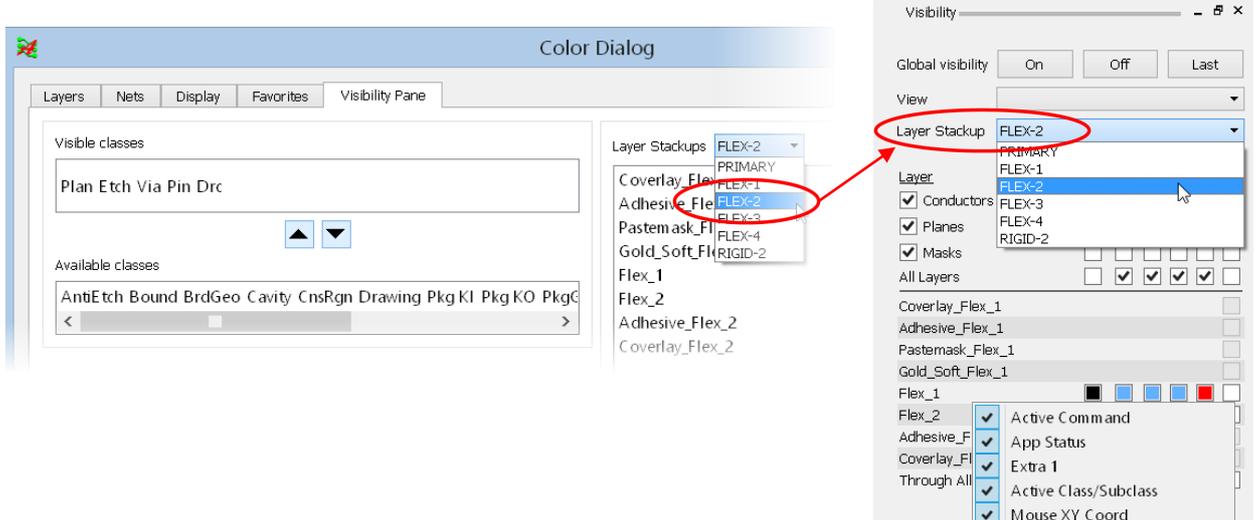


Les niveaux de masques peuvent être ajoutés/retirés du panneau Visibility.



■ **Personnalisations des Stackups:**

Dans le cas de Stackups multiple, il est possible de personnaliser les class/subclasses à afficher dans le panneau Visibility.



■ **Personnalisation de la barre de commandes:**

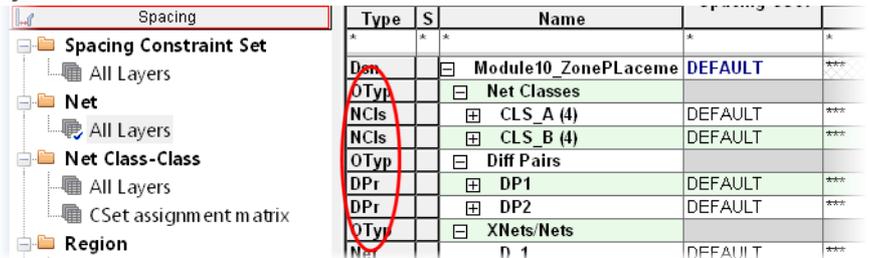
Un simple clic-droit fait apparaître la liste des éléments de la barre, il suffit de désélectionner l'élément...



■ **Constraint Manager**

■ **Nouvelle classification d'objets:**

Un nouveau Type nommé OTyp (Object Type) est utilisé dans le CM pour classer les objets comme les Class, Net/Xnets, paires différentielles.



■ **Affichage et réglages par couches:**

Le type **LTyp** est utilisé maintenant dans le Constraint Manager :

Les colonnes d'objets ont été compressées par défaut et peuvent être développées par double clic afin de rendre la lecture des valeurs plus pratique.

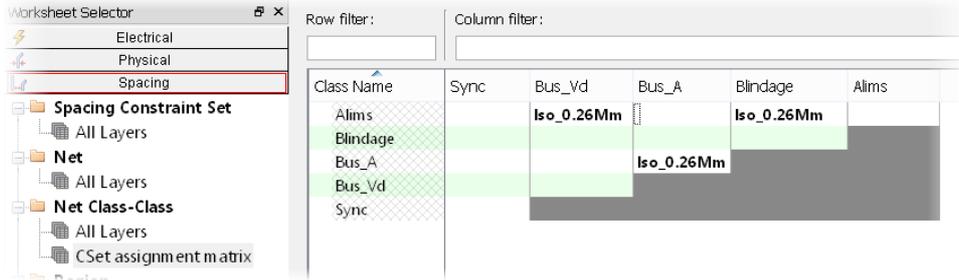
Objects		
Type	S	Name
Dsn	*	Module10_ZonePLaceme
SCS		DEFAULT
LTyp		Conductor
Lyr	1	TOP
Lyr	2	INT_1
Lyr	3	FLEX_1
Lyr	4	FLEX_2
Lyr	5	INT_4
Lyr	6	BOTTOM

Line To >>	Thru Pin To >>	SMD Pin To >>	Test Pin To >>	Thru
All mil	All mil	All mil	All mil	
8.000	8.000	8.000	8.000	8.000
8.000	8.000	8.000	8.000	8.000
8.000	8.000	8.000	8.000	8.000
8.000	8.000	8.000	8.000	8.000
8.000	8.000	8.000	8.000	8.000
8.000	8.000	8.000	8.000	8.000
8.000	8.000	8.000	8.000	8.000
8.000	8.000	8.000	8.000	8.000
8.000	8.000	8.000	8.000	8.000
8.000	8.000	8.000	8.000	8.000

All mil	Line mil	Thru Pin mil	SMD Pin mil	Test Pin mil	Thru Via mil	Line To <<
8.000	8.000	8.000	8.000	8.000	8.000	8.0
8.000	8.000	8.000	8.000	8.000	8.000	8.0
8.000	8.000	8.000	8.000	8.000	8.000	8.0
8.000	8.000	8.000	8.000	8.000	8.000	8.0
8.000	8.000	8.000	8.000	8.000	8.000	8.0
8.000	8.000	8.000	8.000	8.000	8.000	8.0
8.000	8.000	8.000	8.000	8.000	8.000	8.0
8.000	8.000	8.000	8.000	8.000	8.000	8.0
8.000	8.000	8.000	8.000	8.000	8.000	8.0
8.000	8.000	8.000	8.000	8.000	8.000	8.0

- Matrice Class-Class:

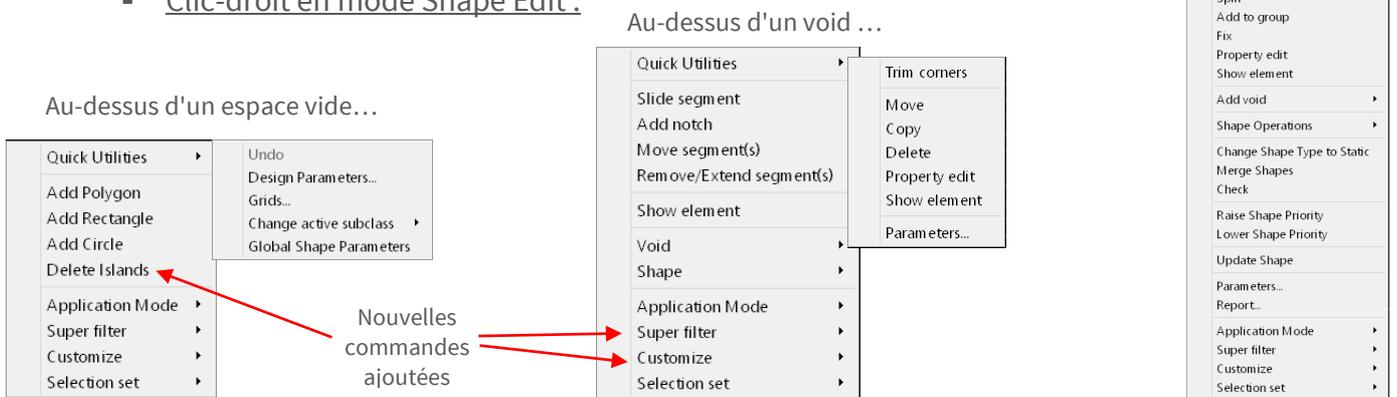
Le système de class à class a été revu pour proposer maintenant une matrice dans laquelle les associations entre class seront plus simples et logiques à mettre en œuvre.



- Mode Shape Edit

Ce mode d'application permet de façon efficace l'édition de contour de shapes. L'ensemble des commandes du menu Shape ont été intégrées dans le menu contextuel.

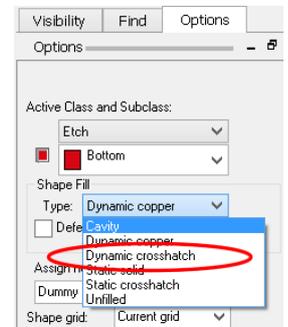
- Clic-droit en mode Shape Edit :



- Cross Hatch Dynamique

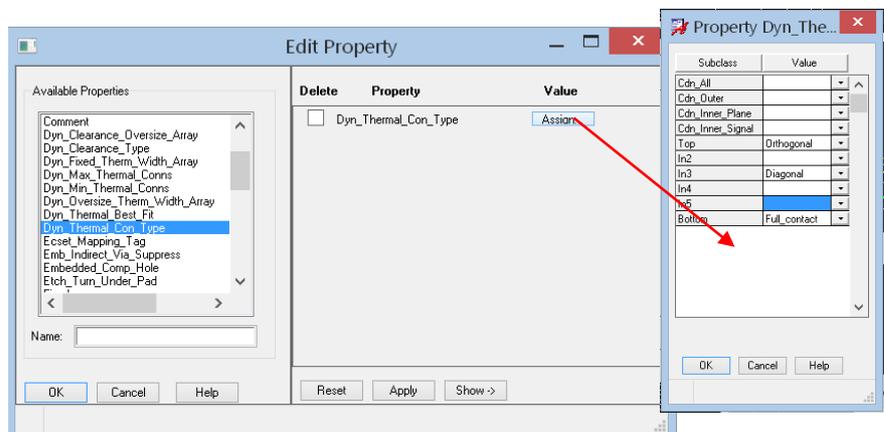
Auparavant, seul le remplissage Solid permettait une mise à jour en temps réel.

Le Cross Hatch Dynamic a été ajouté à la liste des types de remplissage.



- Propriétés par couches

Influencer la construction de freins thermiques par couche pourra être fait sur les pads à l'édition de propriétés ou dans le Constraint Manager.



### ■ Contour de carte : Design Outline et Cutout

La classe Board Geometry est complétée par deux nouvelles couches : DESIGN\_OUTLINE et CUTOUT. La couche OUTLINE sera toujours utilisée pour définir un contour fermé sans particularités.

Elles amènent des contrôles plus évolués sur :

- Objets à bord de carte et construction:

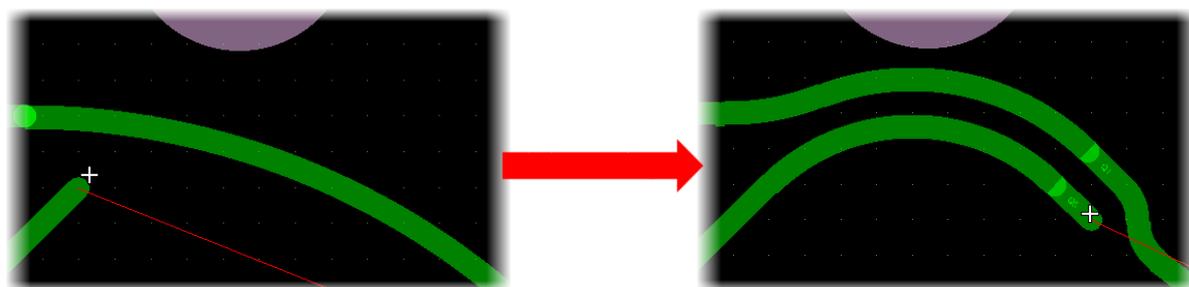
- Pad à bord de carte.
- Mask à Cutout ou bord de carte.
- Cutout à bord de carte.
- Réglages des bords des zones de flex par rapport au Design\_outline.

- Collaboration MCAD/ECAD:

- Gestion indépendante des Outlines et Cutouts.
- Export amélioré des Steps de Cutout et Outline.

### ■ Arc Routing (OrCAD Std et Pro, Allegro)

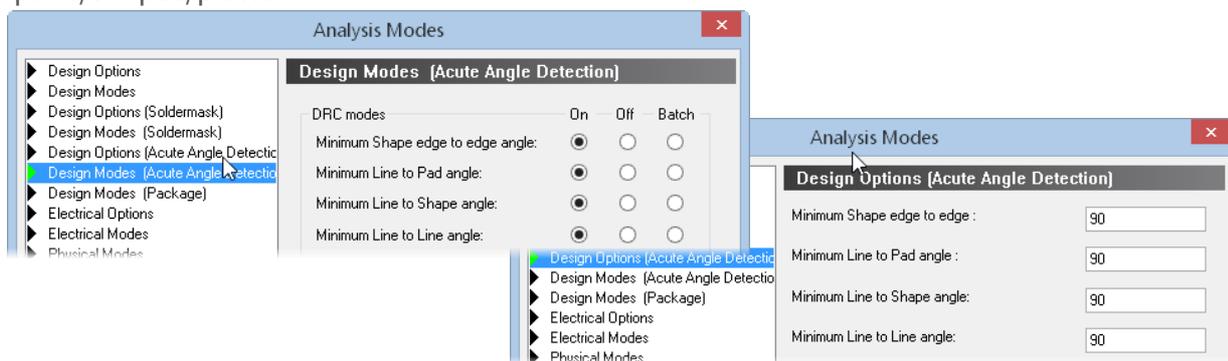
Le routage utilise maintenant le DRC sur les Arcs et est en mesure d'étirer ou pousser un arc :

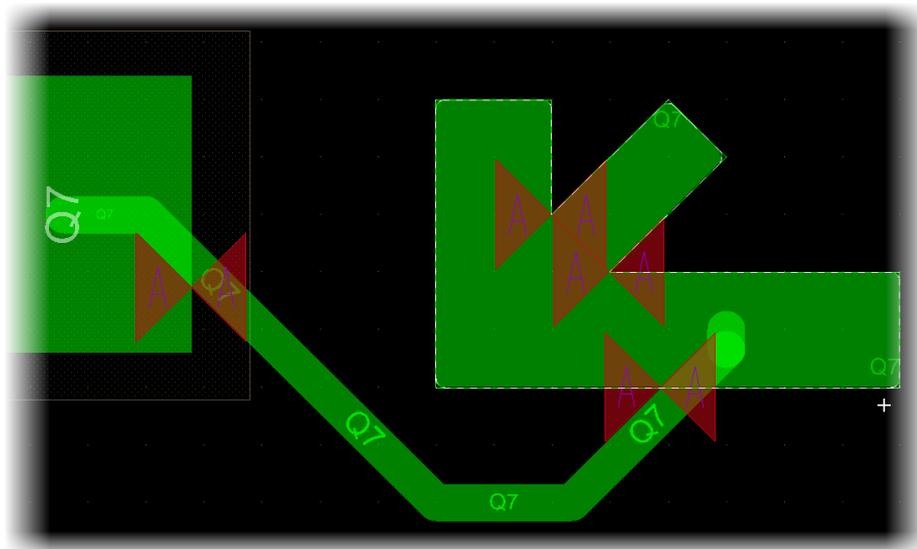


### ■ DRCs :

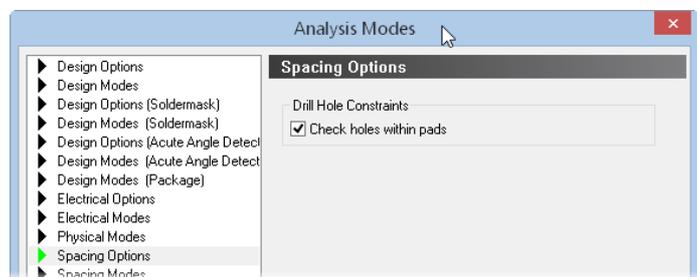
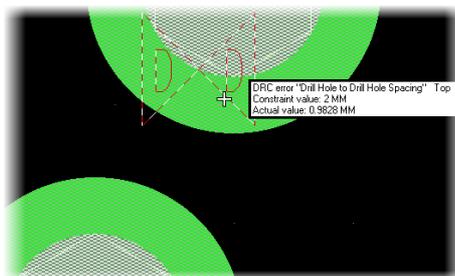
- Détection d'angles aigus :

Quatre vérifications d'angles sont possibles, dans les shapes de cuivres, entre pistes et pads/shapes/pistes

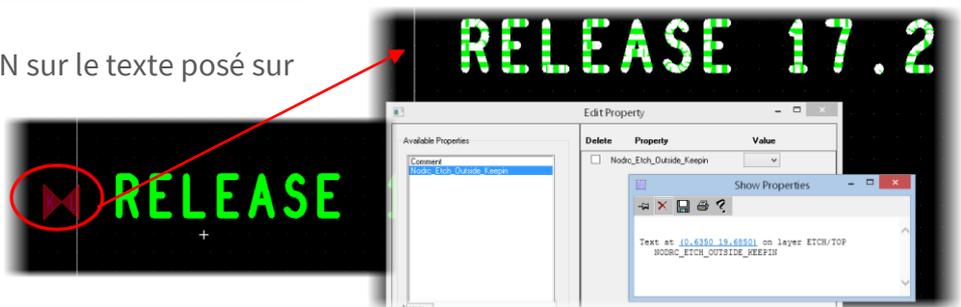




- Détection du trou de la pastille.  
Ce nouveau DRC permet de vérifier l'espacement entre trous, que la pastille soit ou non présente.

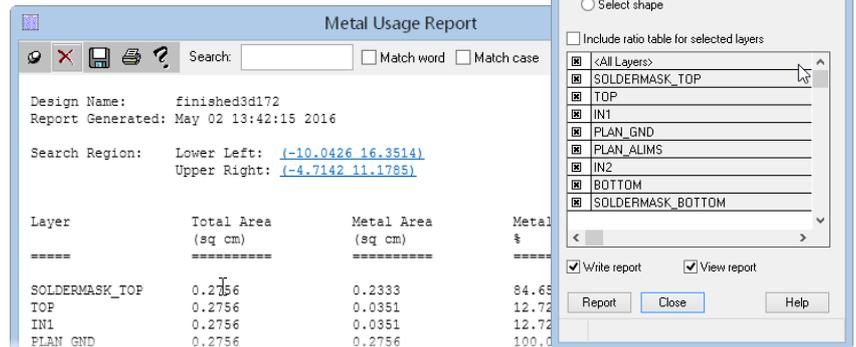


- Détection de texte à l'extérieur de la carte.  
En implantant la propriété NODRC\_ETCH\_OUTSIDE\_KEEPIN sur le texte posé sur une couche Etch à l'extérieur du Route Keepin, il n'y aura plus de DRC détecté.



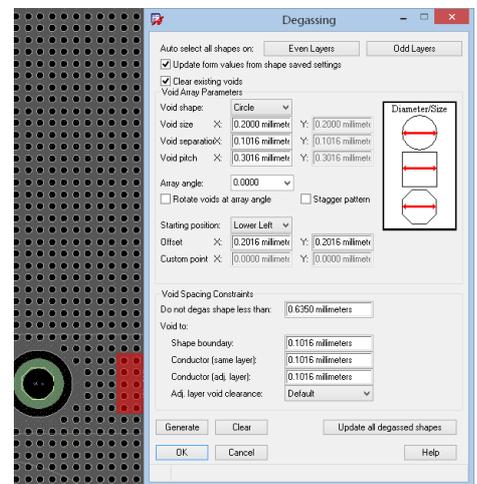
## ■ Outil Metal Usage Report (OrCAD Pro et Allegro)

Utilitaire permettant de calculer la surface de cuivre utilisée par couche sur ma carte ou une zone délimitée par un shape, un symbole ou une fenêtre.



## ■ Outil Shape Degassing.

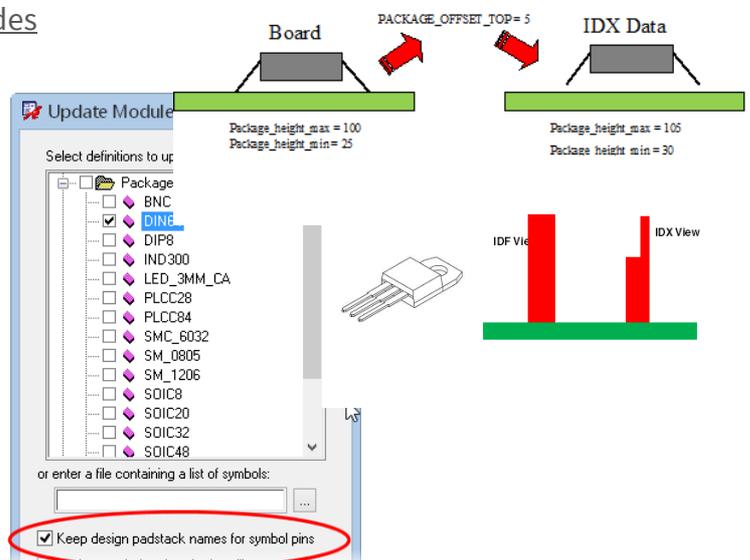
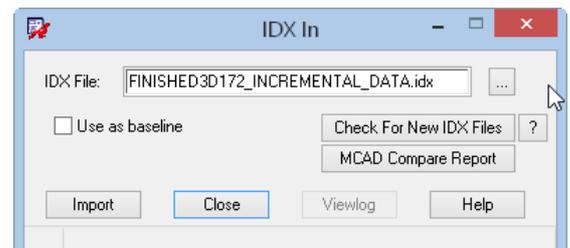
Cet outil automatise la perforation des shapes de cuivre pour éliminer les phénomènes de dégazages lors de la fabrication de la carte.



## ■ Nouvelles fonctionnalités de l'IDX:

La gestion de l'IDX a été largement améliorée par l'ajout de fonctionnalités sur les points suivants :

- Réglages du User Preferences, propriétés IDX.
- Prise en charge du composant (Hauteurs multiple, pin 1).
- Prise en charges des layers user et des couches cuivre externes.
- Prise en charge des trous borgnes et rectangulaires.
- Utilitaire de comparaison IDX.



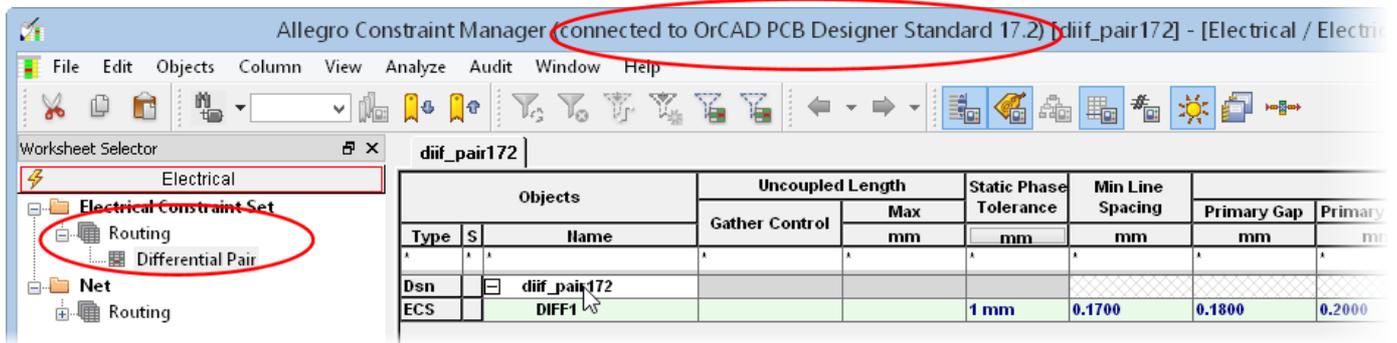
## ■ Refresh Symbol :

- Maintien du nom de pastille

- **Paires Différentielles :**

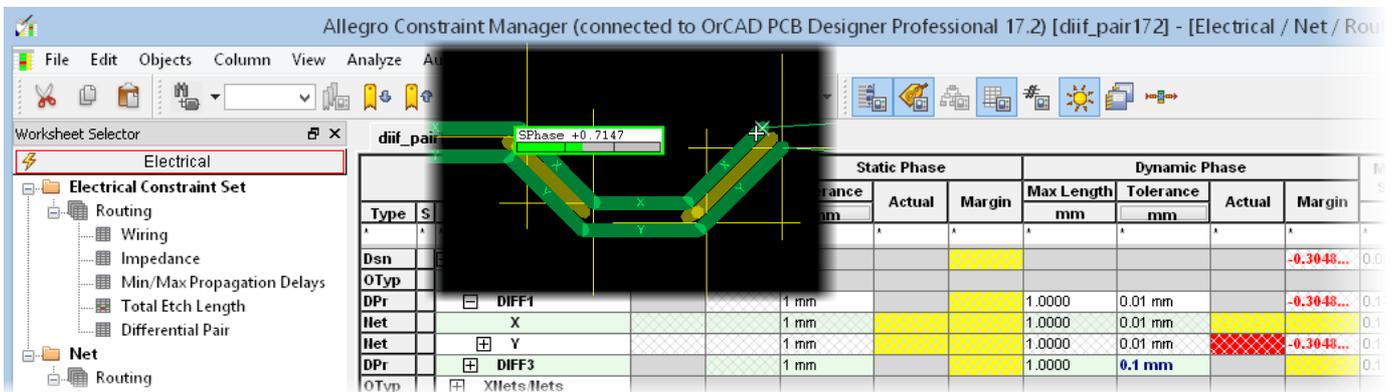
- Paires différentielles dans OrCAD PCB Editor Standard:

Les paires différentielles sont supportées en Electrical et Physical dans OrCAD PCB Editor Standard et inclut la prise en charge de la Static Phase.



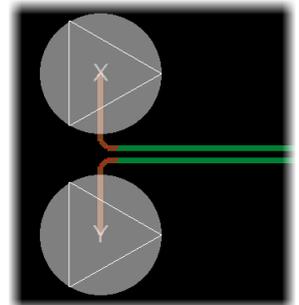
- Dynamic Phase Control ( OrCAD Pro et Allegro)

La Dynamic Phase est prise en charge dans OrCAD PCB Editor Pro et Allegro PCB Designer



- Affichage des drivers:

Quel que soit l'outil utilisé, les drivers de paires pourront être affichés dès lors que le type des broches utilisé est Output.



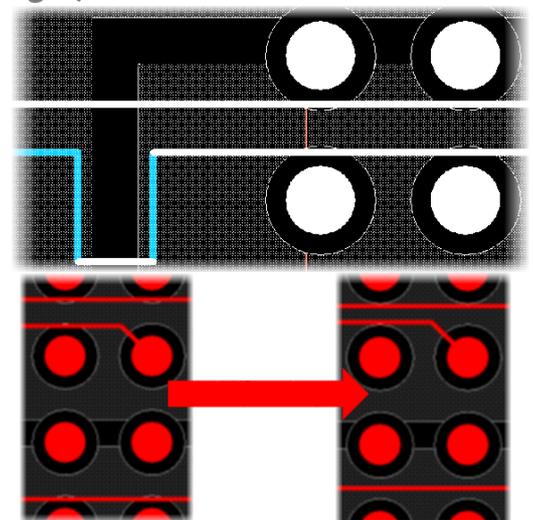
- **Pistes adjacentes à un void de plan (OrCAD Pro et Allegro)**

- Détection:

La détection de pistes en vis-à-vis d'un vide dans un plan de cuivre avec la commande Display → Segment Over Voids (SOV) mettra en surbrillance permanente les pistes posant le problème.

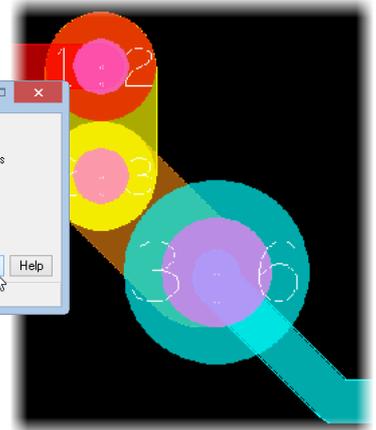
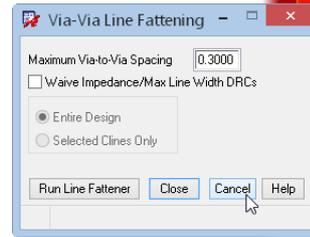
- Modifier automatiquement les SOVs:

Cette commande modifiera automatiquement les pistes concernées pour les pousser sur une partie couverte par plan.



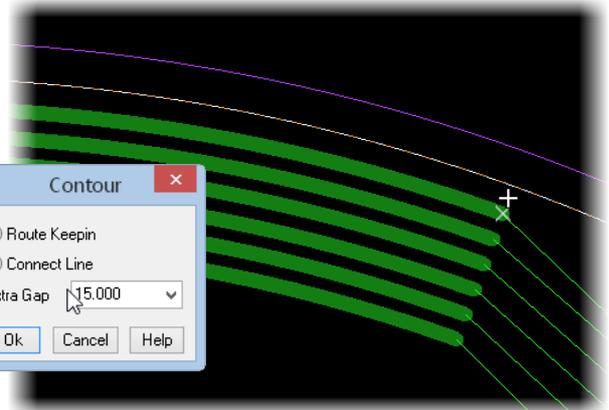
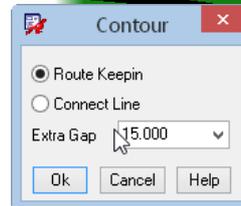
- **Line Fattening entre via tangents ( OrCAD Standard et Pro, Allegro)**

Cette commande est accessible par les menus **Route→Resize/respace→Via-Via Line Fattening**.



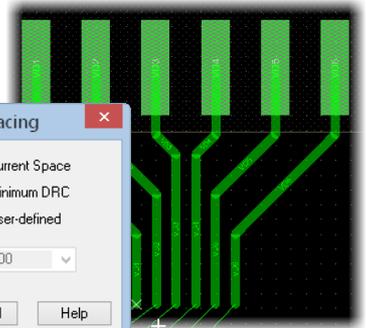
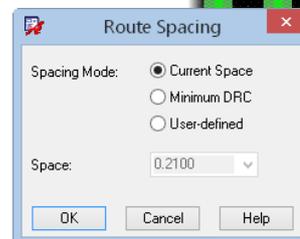
- **Routage avec Contour (OrCAD PCB Pro et Allegro)**

Lors d'un routage, il sera possible de suivre le contour de la zone Route keepin ou une piste.



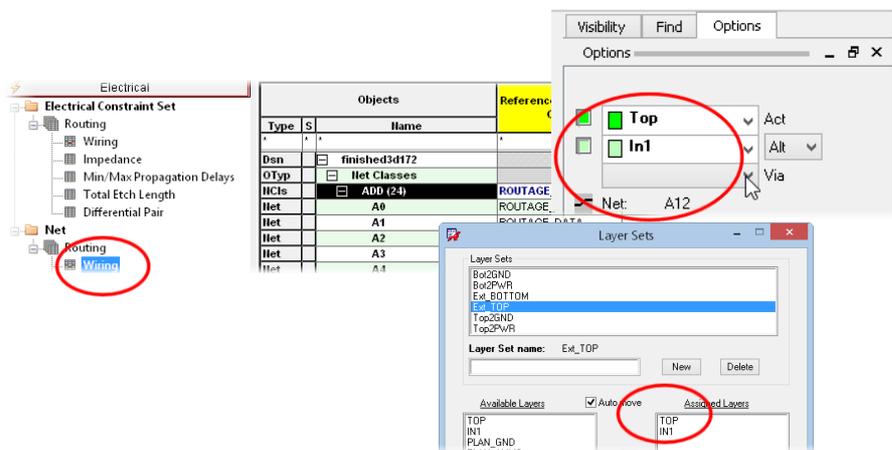
- **Routage en groupe avec contrôles évolués (OrCAD PCB Std et Pro, Allegro)**

La commande Add Connect comporte les options Route Spacing et Via pattern qui permettent de router un ensemble de pistes simultanément.



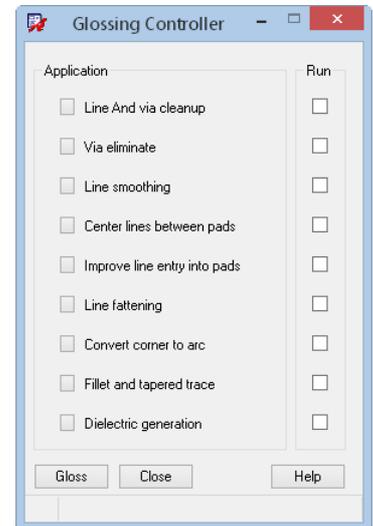
- **Définition de jeu de couches (OrCAD PCB Pro et Allegro)**

Les jeux de couches (Layer Sets) sont maintenant disponibles dans le Constraint Manager de OrCAD PCB Designer Pro. Ils permettent de définir un ensemble de couches pour l'utiliser sur un net, NetClass ect...



## ■ Fonctions évoluées de nettoyages (Gloss) (Orcad PCB Pro, Allegro)

Toutes les fonctions de Glossing (nettoyage) d'Allegro Designer ont été descendues dans OrCAD PCB Designer Pro, orientant ainsi cet outil de façon certaine vers la fabrication de la carte.

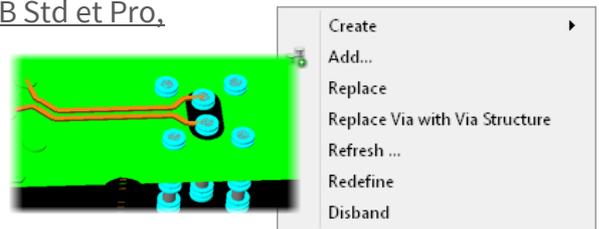


## ■ Via Structure :

Cet outil vient compléter l'outil de Fanout par l'utilisation de structures de routage (Vias et Clines).

- Création de Vias Structure standard (OrCAD PCB Std et Pro, Allegro):

Menu **Route** → **Via Structure** → **Create** → **Standard**, utilisable sur cline unique et Fan-out (cline et vias)



- Création de Vias Structure HighSpeed (Allegro Option HighSpeed):

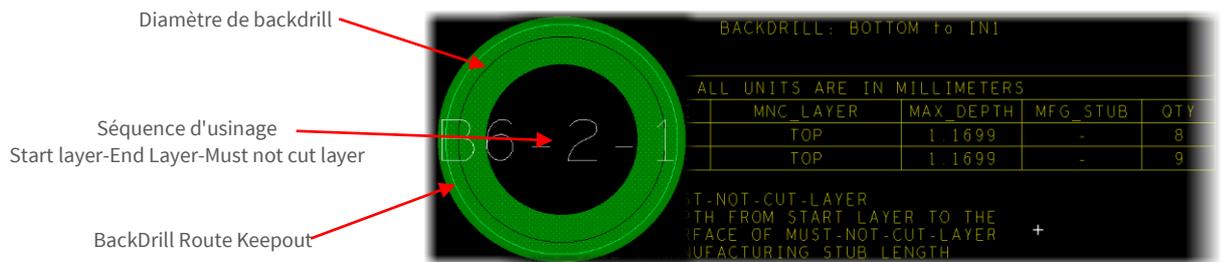
Menu **Route** → **Via Structure** → **Create** → **High Speed**, utilisable sur paire différentielles avec vias de retour avec prise en charge de pistes, vias, Shapes statiques et Route Keepout.

## ■ BackDrilling (Allegro)

Cette fonctionnalité est maintenant disponible dans Allegro Designer. Elle a été complétée par l'ajout d'option permettant maintenant de traiter ce principe dans le padstack.

Layer Name	Regular Pad	Thermal Pad	Anti Pad
PLAN_GND	Circle 1.3208	Flash AB46	Circle 1.6764
PLAN_ALIMS	Circle 1.3208	Flash AB46	Circle 1.6764
IN2	Circle 1.3208	Flash AB46	Circle 1.6764
DEFAULT INTERNAL	Circle 1.3208	Flash AB46	Circle 1.6764
BOTTOM	Circle 1.3208	Circle 1.6764	Circle 1.6764
ADJACENT LAYER	-	-	-
BACKDRILL START	Circle 1.5000	-	None
BACKDRILL CLEARANCE	-	-	Circle 1.8000

Le Cross-Section chart montre maintenant les usinages Backdrill et les pastilles concernées portent les infos de backdrilling.



## ● Import PCB :

### ■ Altium:

Il est désormais possible d'importer une carte Altium ou un schéma vers DE-HDL avec le menu:

- Pour Allegro PCB Editor:

**File→Import→CAD Translator→Altium PCB/Altium Schematic to DE HDL.**

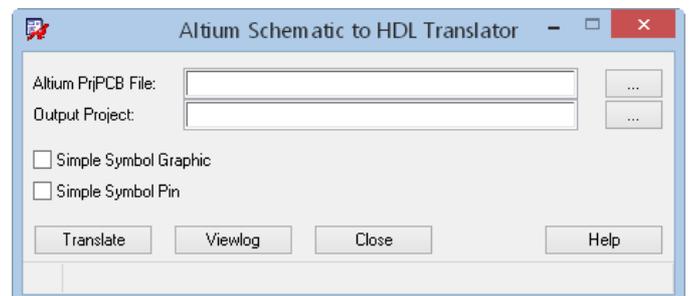
- Pour OrCAD PCB Editor :

**Import→Translators→Altium PCB**

Pour le PCB, il faut que le projet Altium ait été sauve au format PCB Ascii File (\*.PcbDoc)



Pour le schéma, il faut que le projet Altium ait été sauve au format Advanced Schematic ascii (\*.SchDoc).



### ■ Eagle:

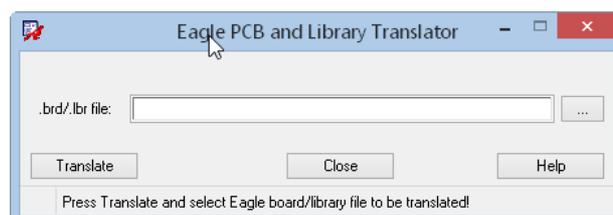
Il est désormais possible d'importer une carte ou une bibliothèque d'empreintes Eagle avec le menu:

- Pour Allegro PCB Editor:

**File→Import→CAD Translator→Eagle PCB or Library.**

- Pour OrCAD PCB Editor :

**Import→Translators→ Eagle PCB or Library.**





# NOUVEAUTÉS

## OrCAD PSpice V17.2 - 2016

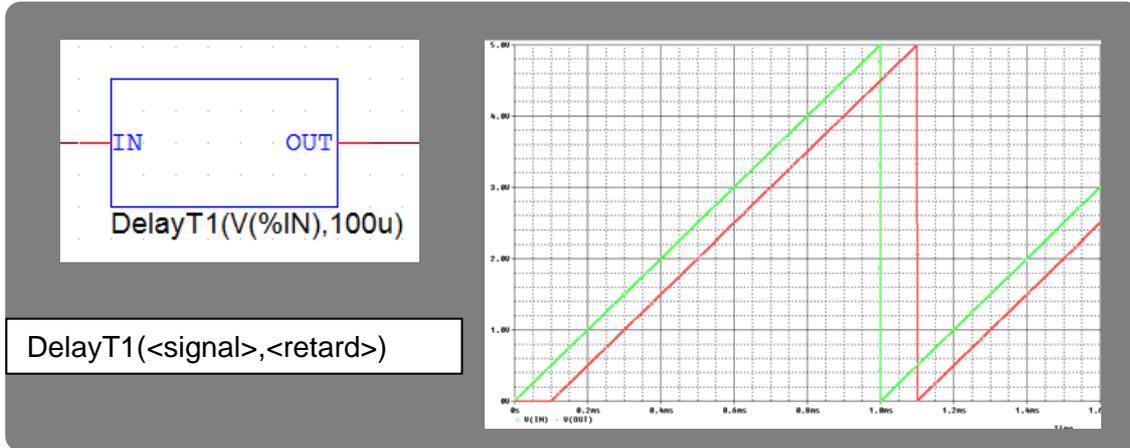
Artedas France vous présente les nouveautés de PSpice V17.2.

### Nouveautés OrCAD PSpice V17.2 - 2016

- Fonctions DelayT1() et DelayT() pour retarder vos signaux.
- Générateur du code pour compiler vos modèles analogiques/digitaux décrits en C/C++, SystemC et Verilog-A.
- Version 64 bits.
- Nouveaux modèles.

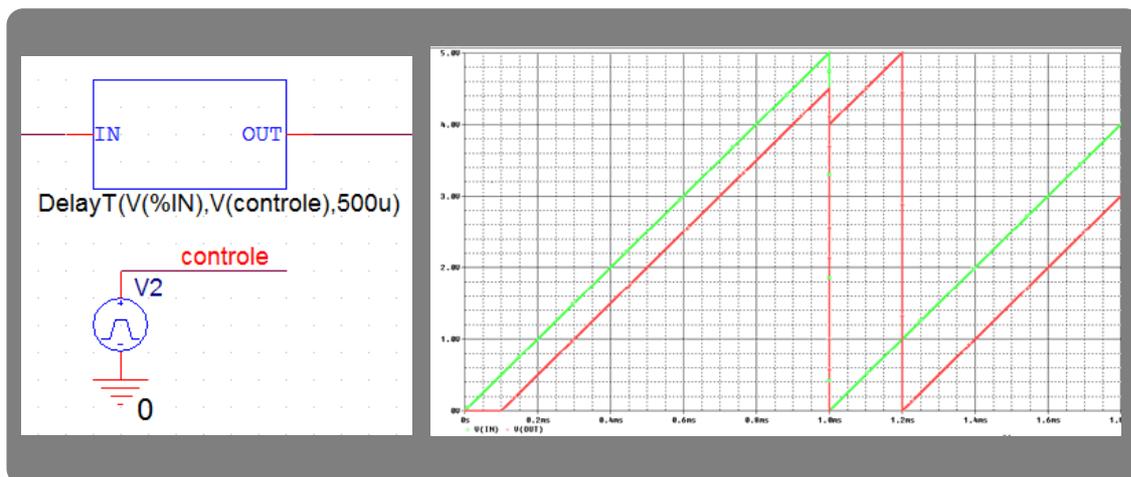
## ● Fonctions DelayT1() et DelayT()

Précédemment, il était possible de retarder un signal soit avec une ligne de transmission (composant TLINE) soit avec une transformée de Laplace. Cette modélisation était très complexe et conduisait souvent à des problèmes de convergence. Avec les nouvelles fonctions DelayT1() et DelayT(), la modélisation d'un retard est facilité.



Si le retard varie en fonction du temps, il faut utiliser la fonction DelayT.

DelayT(<signal>,<retard>,<max du retard>)



## ● Générateur de code pour compiler vos modèles.

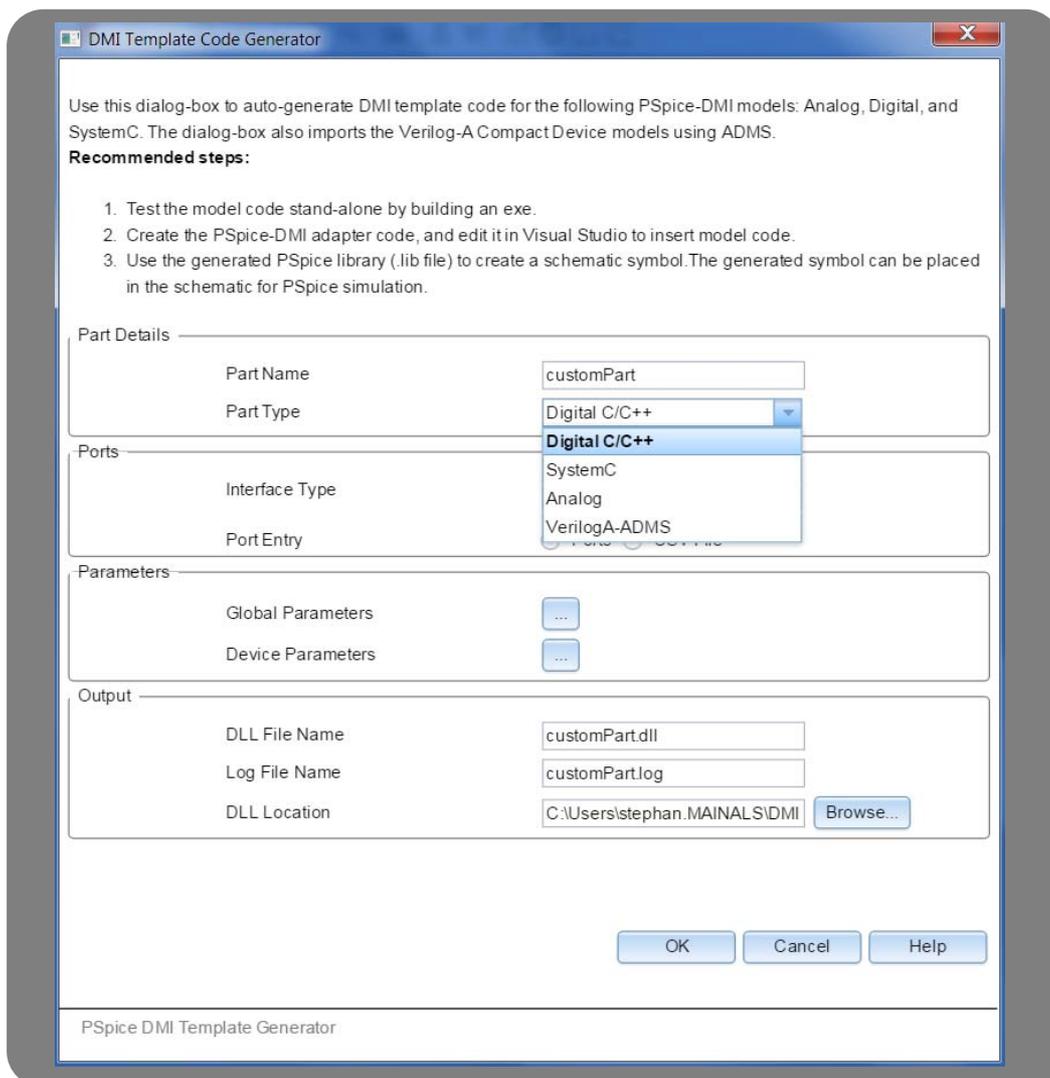
A partir du module **PSpice Model Editor** et du menu **Model/DMI Template Code Generator** il est désormais possible de générer du code adapté à PSpice et à vos modèles développés en C/C++ et SystemC.

Cette interface génère un projet Visual C++ dans lequel tous les fichiers sources nécessaires à sa compilation y sont déclarés.

Dans **Microsoft Visual Studio Express 2013**, vous ouvrez le projet, vous y ajoutez votre propre code et vous le compilez pour créer la librairie de lien dynamique (DLL) qui sera appelée dans le modèle PSpice.

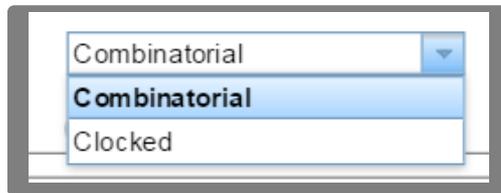
L'interface crée automatiquement la librairie PSpice de simulation (\*.lib) à partir de laquelle la librairie Capture (\*.olb) sera générée.

**Note :** **Microsoft Visual Studio Community 2013** doit impérativement être installé pour utiliser cette interface.



Pour le modèle Digital C/C++, deux types d'interfaces sont proposées : Combinatoire ou Clockée.

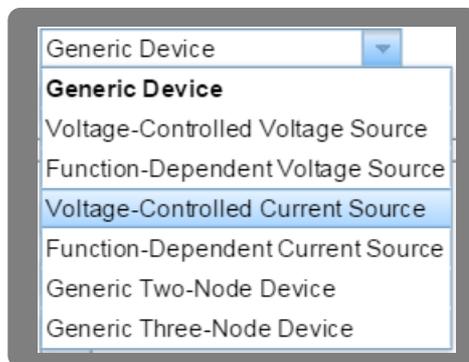
Pour le modèle SystemC, l'interface est Clockée



Les ports entrées/sorties sont directement éditables dans l'interface ou via un fichier CSV.



Pour le modèle Analog, différents types sont proposés :



Ex : Source de courant commandée par une tension ou un composant à 3 broches.

Pour le modèle Verilog-A, la DLL est automatiquement générée à partir du code. Le nom du modèle et du fichier doivent être identiques.

**Note** : L'utilisation des DLLs générées requiert une licence PSpice Designer Plus, AMS Simulator ou PSpice Advanced Analysis.

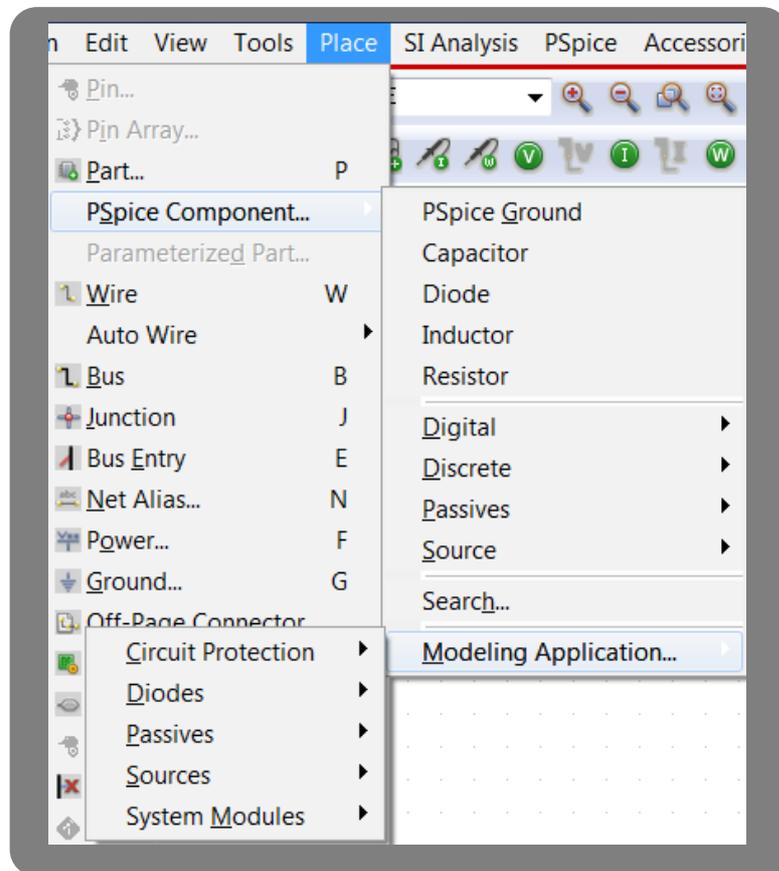
## ● Nouveaux modèles.



- **Power Integrations** : Commutateurs de puissance **TNY274-280**.
- **Vishay** : Thermistances, Varistances, Capteurs de température. Séries : **TFPT**, **NTCS**, **NTCLE**, **VDRS**, **VDRH**, **MLV** et **PTS**.
- **Thyristor GTO** : **GTO** (modèle générique librairie Breakout).
- **Optocoupleurs** : **PC457**; **PS8101** et **HCPL\_M453** (librairie OPT).

- Rappel des fonctions importantes apparues dans les Hot-Fix 16.6, intégrées dans la base de la V17.2.

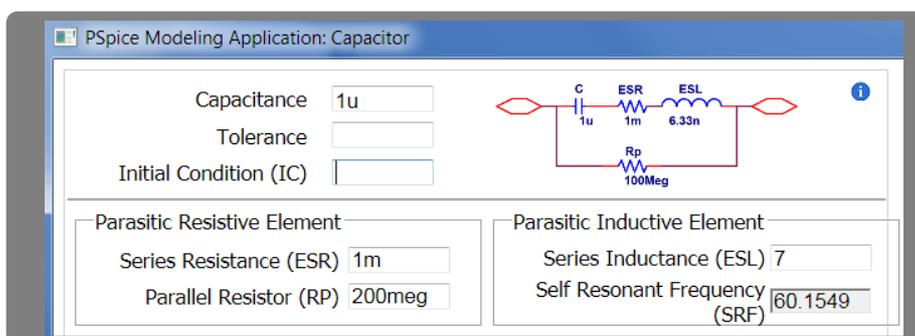
Nouveau menu **PSpice Component** dans **Capture** :



Pour placer les composants passifs, les fonctions numériques, les semi-conducteurs et les sources de tension ou de courant.

Pour rechercher les composants dans la base selon des mots clés ou selon leur fonction. Menu **Search...**

Pour modéliser des composants **Modeling Application...** tels que des capacités, des inductances avec leurs éléments parasites.



## Menu Search..

Zone édition recherche

Résultats recherche

PSpice Part Search

Hide Categories View Search

Categories Library

- Logic
- Magnetics
- Memory
- OptoElectronics
- Passive
- Power Management

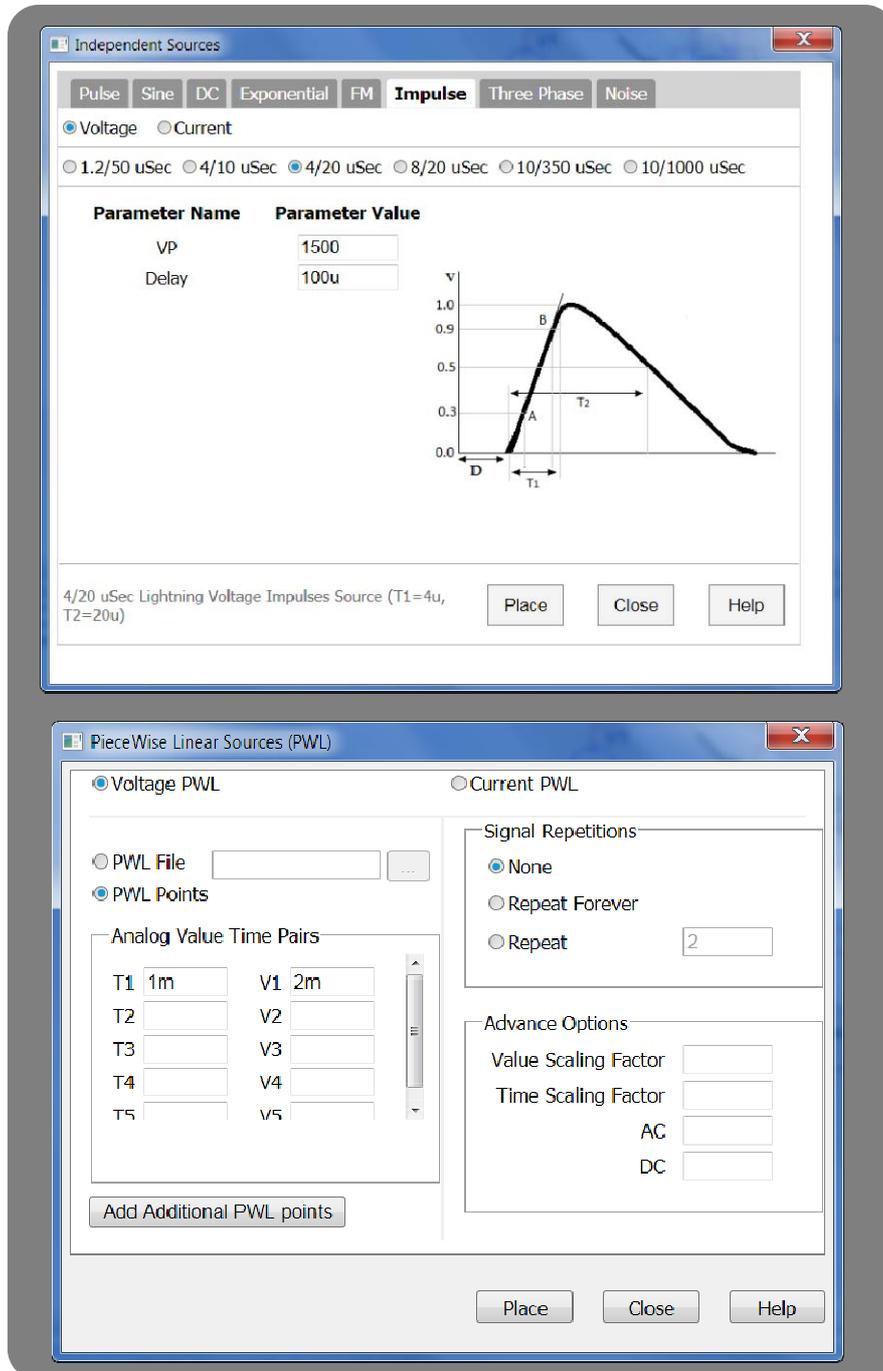
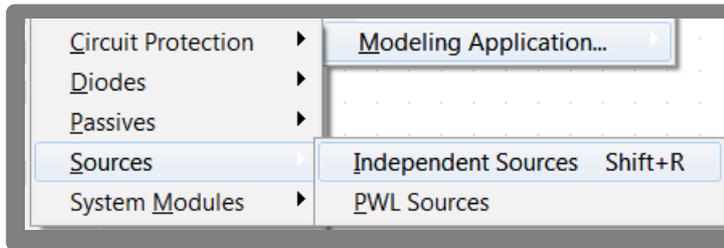
bipolar 100v 5a

Search All Categories

PART NAME	DESCRIPTION
"2N5338"	"5A, 100V, NPN General Purpose Bipolar Transistor (AA Enabled)"
"2N5339"	"5A, 100V, NPN Power Bipolar Transistor"
"2N6192"	"5A, 100V, PNP General Purpose Bipolar Transistor (AA Enabled)"
"2N6193"	"5A, 100V, PNP General Purpose Bipolar Transistor (AA Enabled)"
"2N6193"	"5A, 100V, PNP Power Bipolar Transistor"
"2N6437"	"25A, 100V, PNP General Purpose Bipolar Transistor (AA Enabled)"
"2N6437/TO"	"25A, 100V, PNP Bipolar Transistor Device"
"2SA510"	"1.5A, 100V, PNP Bipolar Power Transistor (AA Enabled)"
"2SC4479"	"0.5A, 100V, NPN General Purpose Bipolar Transistor"
"2SC4605"	"0.5A, 100V, NPN General Purpose Bipolar Transistor"
"2SC510"	"1.5A, 100V, NPN Bipolar Power Transistor (AA Enabled)"
"BD912"	"15A, 100V, PNP General Purpose Bipolar Switching Transistor (AA Enabled)"
"2N6437"	"0.5A, 100V, NPN Bipolar Power

SYMBOL LIBRARY:

Pour créer intuitivement vos sources : **Shift+R**



## Filières de Formations

Quel que soit votre niveau, trouvez la formation qui vous convient !

Dans le cadre de programmes de formation continue, Artedas, organisme agréé, offre un suivi personnalisé à ses stagiaires.

Que vous souhaitiez une formation en nos locaux dans la région parisienne, une formation dans l'ouest ou ailleurs en France, Artedas sait s'adapter à vos besoins. Pour chaque type de formation, un support de cours en français est distribué à nos stagiaires, des supports de cours auxquels nous apportons un maximum de soins.

*N° de déclaration d'activité de formation : 11 94 06989 94*



1 bis avenue Foch  
94100 Saint Maur - France  
Tél : +33(0)1 70 91 67 20  
E-mail: info@artedas.fr

[www.artedas.fr](http://www.artedas.fr)